



①⑨ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ Übersetzung der
europäischen Patentschrift

⑨⑦ EP 0 733 284 B 1

⑩ DE 695 08 735 T 2

⑤① Int. Cl.⁶:
H 03 K 17/082

②① Deutsches Aktenzeichen:	695 08 735.5
⑧⑥ PCT-Aktenzeichen:	PCT/IB95/00743
⑨⑥ Europäisches Aktenzeichen:	95 929 189.9
⑧⑦ PCT-Veröffentlichungs-Nr.:	WO 96/12347
⑧⑥ PCT-Anmeldetag:	8. 9. 95
⑧⑦ Veröffentlichungstag der PCT-Anmeldung:	25. 4. 96
⑨⑦ Erstveröffentlichung durch das EPA:	25. 9. 96
⑨⑦ Veröffentlichungstag der Patenterteilung beim EPA:	31. 3. 99
④⑦ Veröffentlichungstag im Patentblatt:	7. 10. 99

DE 695 08 735 T 2

③⑩ Unionspriorität:

9420576	12. 10. 94	GB
9423076	16. 11. 94	GB

⑦③ Patentinhaber:

Koninklijke Philips Electronics N.V., Eindhoven, NL

⑦④ Vertreter:

Peters, C., Dipl.-Ing., Pat.-Ass., 22335 Hamburg

⑧④ Benannte Vertragsstaaten:

DE, FR, GB, IT, NL, SE

⑦② Erfinder:

EILLEY, Edward, Stretton, Surrey RH2 7ES, GB

⑤④ Vor Überströmen geschützter Leistungsschalter

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

DE 695 08 735 T 2

Vor Überströmen geschützter Leistungsschalter

Die vorliegende Erfindung bezieht sich auf einen geschützten Schalter in Form einer Leistungshalbleiteranordnung mit einer ersten und zweiten Hauptelektrode zur Kopplung einer Last zwischen einer ersten und zweiten Spannungsversorgungsleitung, einer, an eine Steuerspannungsversorgungsleitung gekoppelten Steuerelektrode sowie einer

5 Abtastelektrode, um bei Betrieb der Anordnung einen Strom vorzusehen, welcher zwischen der ersten und der Abtastelektrode fließt und für den zwischen der ersten und der zweiten Hauptelektrode fließenden Strom bezeichnend ist. Eine Steuerhalbleiteranordnung weist eine erste und zweite Hauptelektrode auf, welche zwischen der Steuerelektrode und der zweiten Hauptelektrode der Leistungshalbleiteranordnung gekoppelt sind, und sieht eine an

10 die Abtastelektrode der Leistungshalbleiteranordnung gekoppelte Steuerelektrode vor. Die Steuerelektrode der Steuerhalbleiteranordnung ist über eine, durch einen Abtastwiderstand vorgesehene Strombahn an die zweite Hauptelektrode der Leistungshalbleiteranordnung gekoppelt, so daß, sobald der durch die Abtastelektrode vorgesehene Strom die vorgegebene Größenordnung erreicht, der Steuerhalbleiteranordnung Leitfähigkeit verliehen wird, um

15 zwischen der Steuerelektrode und der zweiten Hauptelektrode der Leistungshalbleiteranordnung eine Leiterbahn vorzusehen, um den Betrieb der Leistungshalbleiteranordnung, im besonderen den Strom durch diese zu regeln.

Bei dem in US-A-4 893 158 beschriebenen, geschützten Schalter bildet die Steuerhalbleiteranordnung auf effektive Weise mit dem Gateserienwiderstand R_i der Leistungshalbleiteranordnung einen Inverter, wobei der abgetastete Strom durch den Abtastwiderstand R_s die Gatesteuerung bestimmt. Dieses resultiert in einer geringen Verstärkung, welche die Regelung des Stromes der Leistungshalbleiteranordnung unpräzise und von der externen Gatesteuerung, dem Wert des Gateserienwiderstandes R_i und Prozeßparametern abhängig macht. Ebenso resultieren der negative Temperaturkoeffizient der Steuerhalbleiteranordnung bei niedrigen Spannungsgrenzwerten, das heißt, in unmittelbarer

25 Nähe des Punktes, an welchem die Steuerhalbleiteranordnung leitend wird, und der typischerweise positive Temperaturkoeffizient des Abtastwiderstandes in einem insgesamt negativen Temperaturkoeffizienten für den Grenzwert des Ausgangsstromes der Schaltung.

Darüber hinaus stellt das Verhältnis zwischen dem Strom durch die Leistungshalbleiteranordnung und dem Strom, welcher von der Abtastelektrode durch den relativ hochohmigen Abastwiderstand R_s geführt wird, in den Fällen, in denen, wie in US-A-4 893 158 beschrieben, die Abtastelektrode durch ein MOS-Bauelement mit Stromspiegel

5 vorgesehen ist, welches sich aus einer oder mehreren, mit den Zellen der Hauptleistungs-
halbleiteranordnung im wesentlichen identischen Zellen zusammensetzt, eine Wirkungs-
weise der prozeßabhängigen, elektrischen Parameter der Leistungshalbleiteranordnung und
des Stromspiegels bzw. der Abtastzelle sowie des geometrischen Verhältnisses derselben
dar, da die beiden Anordnungen mit verschiedenen Spannungen zwischen ihrer Steuerelek-
10 trode und zweiten Hauptelektrode und zwischen ihrer ersten und zweiten Hauptelektrode
betrieben werden. Die Arbeitsweise des Schalters läßt sich somit schwer vorhersagen, wo-
durch sich eine mangelhafte Genauigkeit ergibt. Ist außerdem die Spannung zwischen der
ersten und zweiten Hauptelektrode der Leistungshalbleiteranordnung niedrig, kann die
Schaltung möglicherweise nicht arbeiten, da die resultierende Spannung an der Steuerelek-
15 trode der Steuerhalbleiteranordnung nicht ausreichend sein könnte, um die Steuerhalblei-
teranordnung bei Bedarf einzuschalten. Da die Spannungs zwischen der ersten und zweiten
Hauptelektrode der Leistungshalbleiteranordnung steigt, tritt die Schaltung mit Betriebsbe-
ginn sodann in eine negative Widerstandszone ein, was bei bestimmten Lasttypen, wie zum
Beispiel Induktoren, in einem Schwingungsverhalten resultieren kann.

20 US-A-5 008 586 offenbart eine Schutzschaltung für eine ähnliche Lei-
stungshalbleiteranordnung mit einer Stromabtastelektrode. In diesem Falle wird die Not-
wendigkeit eines Abastwiderstandes durch Anwendung eines Stromvergleiches anstelle
eines Spannungsvergleiches vermieden. Die Schaltung weist eine Stromspiegelanordnung
mit einer ersten Strombahn zum Durchlaß eines vorgegebenen Stromes und einer zweiten
25 Strombahn zur Spiegelung des vorgegebenen Stromes sowie eine Steuerhalbleiteranord-
nung mit einer, zwischen der Steuerelektrode und der zweiten Hauptelektrode der Lei-
stungshalbleiteranordnung gekoppelten ersten und zweiten Hauptelektrode auf, wobei eine
Steuerelektrode der Steuerhalbleiteranordnung und die Abtastelektrode der Leistungs-
halbleiteranordnung jeweils an die zweite Strombahn gekoppelt sind, um zu bewirken, daß,
30 sobald der durch die Abtastelektrode vorgesehene Strom die vorgegebene Stromstärke er-
reicht, der Steuerhalbleiteranordnung Leitfähigkeit verliehen wird, um die Spannung an der
Steuerelektrode der Leistungshalbleiteranordnung zu reduzieren und den Strom durch die
Leistungshalbleiteranordnung auf diese Weise zu regeln. Die Abtastelektrode ist über einen

weiteren Stromspiegel an die zweite Strombahn gekoppelt. Die Steuerelektrode der Leistungshalbleiteranordnung ist über andere Bauelemente in einer Treiberschaltung an die zweite Strombahn gekoppelt. Die Stromspiegel werden aus Stromversorgungsleitungen der Treiberschaltung und einer Steuerschaltung gespeist.

- 5 US-A-5 159 516 offenbart eine andere Art einer Überstromerkennungsschaltung für eine ähnliche Leistungshalbleiteranordnung mit einer Stromabtastelektrode, welche direkt an einen Stromspiegel angeschlossen ist. Diese Schaltung sieht einen Spannungsvergleich zur Regelung der Treiberschaltung der Anordnung vor.

Gemäß der vorliegenden Erfindung ist ein geschützter Schalter vorgesehen,
10 wie in Anspruch 1 dargelegt. In den Unteransprüchen 2 bis 7 werden zusätzliche Merkmale beschrieben, welche erfindungsgemäß ebenfalls in diesen Schalter involviert werden können.

Die Leistungshalbleiteranordnung kann zum Beispiel eine Leistungs-MOSFET-Struktur aufweisen. Die Leistungshalbleiteranordnung kann zum Beispiel durch
15 einen Leistungs-MOSFET oder eine Anordnung, wie zum Beispiel einen Bipolartransistor mit isoliertem Gate oder eine andere kombinierte Bipolar-MOSFET-Anordnung, welche eine Leistungs-MOSFET-Struktur aufweist, dargestellt sein.

Ausführungsbeispiele der Erfindung sind in der Zeichnung dargestellt und werden im folgenden näher beschrieben. Es zeigen:

- 20 Figur 1 - ein elektrisches Schaltbild eines Beispiels eines geschützten Schalters gemäß der Erfindung:

Figur 2 - eine Draufsicht eines Halbleiterkörpers, welcher einen geschützten Schalter wie den in Figur 1 dargestellten trägt; sowie

- Figuren 3a bis 3f - Querschnitte durch Teile des Halbleiterkörpers zur Darstellung einer möglichen Struktur für die verschiedenen Bauelemente eines geschützten Schalters, wie zum Beispiel des in Figur 1 dargestellten.
25

Es versteht sich von selbst, daß die Zeichnung nicht maßstabsgetreu dargestellt ist und daß gleiche Teile in dem gesamten Text mit den gleichen Bezugsziffern versehen wurden.

- 30 Wenden wir uns nun der Zeichnung zu, im besonderen der Figur 1, in welcher ein geschützter Schalter 1 dargestellt ist, welcher eine Leistungshalbleiteranordnung P, die eine erste und zweite Hauptelektrode D und S vorsieht, um zwischen einer ersten 2 und zweiten 3 Spannungsversorgungsleitung eine Last L zu koppeln, eine, an eine Steuerspan-

nungsversorgungsleitung 4 gekoppelte Steuerelektrode G und eine Abtastelektrode S1, um bei Betrieb der Leistungshalbleiteranordnung einen Strom I_a vorzusehen, welcher zwischen der ersten und Abtastelektrode D und S1 fließt und für den Strom, der zwischen der ersten und zweiten Hauptelektrode D und S fließt, bezeichnend ist, aufweist. Der Schalter 1 weist ebenfalls eine Stromspiegelanordnung 5 mit einer ersten Strombahn 5a zum Durchlaß eines vorgegebenen Stromes I_1 und einer zweiten Strombahn 5b zur Spiegelung des vorgegebenen Stromes I_1 sowie eine Steuerhalbleiteranordnung M3 mit einer, zwischen der Steuerelektrode G und der zweiten Hauptelektrode S der Leistungshalbleiteranordnung P gekoppelten ersten und zweiten Hauptelektrode S und D sowie einer, an die zweite Strombahn 5b gekoppelten Steuerelektrode G auf, wobei die Abtastelektrode S1 der Leistungshalbleiteranordnung an die zweite Strombahn 5b gekoppelt ist, um zu bewirken, daß, sobald der durch die Abtastelektrode S1 vorgesehene Strom I_3 die vorgegebene Stromstärke I_1 erreicht, der Steuerhalbleiteranordnung M3 Leitfähigkeit verliehen wird, um eine Leiterbahn zwischen der Steuerelektrode G und der zweiten Hauptelektrode S der Leistungshalbleiteranordnung P vorzusehen, um die Spannung an der Steuerelektrode G zu reduzieren und den Strom I_2 durch die Leistungshalbleiteranordnung P auf diese Weise zu regeln.

Durch diesen geschützten Schalter kann der Strom durch die Leistungshalbleiteranordnung maximal auf die festgelegte, vorgegebene Stromstärke I_1 begrenzt werden, während die Verwendung eines relativ hochohmigen Abtastwiderstandes, wie bei dem in US-A-4 893 158 beschriebenen, geschützten Schalter erforderlich, vermieden wird, wodurch ein höherer Verstärkungsfaktor und somit ein genauerer Abtaststrom erreicht wird, welcher von der externen Gateansteuerung, dem Wert des Gateserienwiderstandes und Prozeßparametern weniger abhängig ist. Des weiteren wird, wie im folgenden erläutert, dieser vorgegebene Strom I_1 , welcher entlang der ersten Strombahn 5a der Stromspiegelanordnung 5 fließt, im Gegensatz zu der Stromspiegelspeisung in US-A-5 008 586, von der Spannung zwischen dem Steuereingangsanschluß J1 und der Verbindungsleitung 6 abgeleitet.

Wenden wir uns nun speziell dem in Figur 1 dargestellten Ausführungsbeispiel zu. In diesem Falle weist die Leistungshalbleiteranordnung P einen Leistungsmosfet auf, welcher, wie weiter unten näher erläutert, mehrere parallelgeschaltete Sourcezellen 11 vorsieht. Der Leistungs-Mosfet weist, in einer, der in EP-B-0 139 998 oder US-A-4 136 354 beschriebenen, ähnlichen Weise, einen hauptstromführenden Abschnitt M und einen hilfs- bzw. emulationsstromführenden Abschnitt SE auf. Der hauptstromführende

Abschnitt M sieht eine erste große Anzahl parallelgeschaltete Sourcezellen 11 vor, während der hilfsstromführende Abschnitt SE eine zweite große Anzahl, welche jedoch geringer als die erste große Anzahl ist, ähnliche, im allgemeinen identische Sourcezellen aufweist. Der haupt- und hilfsstromführende Abschnitt M und SE weisen eine gemeinsame, erste (Drain)elektrode D und eine gemeinsame (Gate)steuerelektrode G auf. Die Sourcezellen des hilfsstromführenden Abschnittes sind jedoch nicht an die zweite Haupt- bzw. Sourceelektrode S des hauptstromführenden Abschnittes, sondern an eine Hilfs- bzw. Abtastelektrode S1 gekoppelt. Wie für Fachkundige naheliegend und wie weiter unten noch näher erläutert wird, kann dieses durch geeignete Strukturierung der Sourcemetallisierung erreicht werden.

Die Drainelektrode D des Leistungs-MOSFETs P ist an eine erste Spannungsversorgungsleitung 2 gekoppelt, während die Sourceelektrode S des Leistungs-MOSFETs P über eine Last L an eine zweite Spannungsversorgungsleitung 3 gekoppelt ist. Im allgemeinen wird die erste Spannungsversorgungsleitung 2 bei Betrieb an eine Positivspannungsquelle gekoppelt, während die zweite Spannungsversorgungsleitung 3, wie dargestellt, an Erde bzw. Masse gelegt wird. Die Last kann durch eine geeignete Last, wie zum Beispiel durch eine Lichtquelle bzw. eine Kraftfahrzeugleuchte oder sogar einen, über den geschützten Schalter 1 zu steuernden Motor, dargestellt sein.

Die Steuer-(d.h. Gate-)elektrode G des Leistungs-MOSFETs P ist durch die Steuerleitung an einen Steuereingangsanschluß J1 gekoppelt, um dem MOSFET P die Steuerspannung (Eingangsspannung) zuzuführen.

In diesem Ausführungsbeispiel ist die Stromspiegelanordnung durch die Steuerleitung 4 und die Verbindungsleitung 6 zwischen der Gate- und Sourceelektrode G und S des Leistungs-MOSFETs geschaltet. Die Stromspiegelanordnung 5 weist in diesem Beispiel einen ersten und zweiten Transistor M1 und M2 auf, welche jeweils eine erste und zweite Hauptelektrode s und d sowie eine Steuer-(Gate-)elektrode g aufweisen. Der erste Transistor M1 ist diodengeschaltet, das heißt, dessen Gateelektrode g ist an dessen Drainelektrode d gekoppelt. Die Steuer- bzw. Gateelektrode g des ersten und zweiten Transistors M1 und M2 sind miteinander verbunden. Somit sieht die Hauptstrombahn zwischen der ersten und zweiten Elektrode s und d des ersten Transistors M1 die erste Strombahn 5a vor, während die Hauptstrombahn zwischen der ersten und zweiten Elektrode s und d des zweiten Transistors M2 die zweite Strombahn 5b vorsieht. Obgleich der erste und zweite Transistor M1 und M2 durch Bipolartransistoren dargestellt sein könnten, sind diese bei der

dargestellten Anordnung als n-Kanal-Feldeffekttransistoren mit isoliertem Gate oder MOS-Transistoren dargestellt. Es wird darauf hingewiesen, daß die hinteren Gates bg des ersten und zweiten Transistors M1 und M2 in Figur 1 nicht miteinander verbunden dargestellt sind. Wenn in der Praxis der erste und zweite Transistor M1 und M2 in den gleichen Halbleiterkörper wie der Leistungs-MOSFET P integriert sind, sind deren hintere Gates im allgemeinen an die Sourceelektrode S des Leistungs-MOSFETs P oder ein anderes Potential angeschlossen, welches geeignet ist, um ein parasitäres Bipolarverhalten innerhalb der integrierten Struktur zu verhindern. Im Falle der erste und zweite Transistor M1 und M2 nicht mit dem Leistungs-MOSFET P integriert sind, können deren hintere Gates auf normale Weise an deren jeweilige Sourceelektrode s gekoppelt sein.

Natürlich kann jede andere geeignete Form einer Stromspiegelanordnung vorgesehen werden.

Die Sourceelektroden s des ersten und zweiten Transistors M1 und M2 sind an die Sourceelektrode S der Leistungshalbleiteranordnung gekoppelt. Die Drainelektrode d des ersten Transistors M1 ist über einen variablen Widerstand RV an die Steuerleitung 4 von Gateelektrode G des Leistungs-MOSFETs P gekoppelt, während die Drainelektrode d des zweiten Transistors M2 (wie dargestellt) direkt an die Abtastelektrode S1 und an die Gate- bzw. Steuerelektrode g eines dritten bzw. Steuertransistors M3 angeschlossen ist, dessen Drainelektrode d an die Gateelektrode G des Leistungs-MOSFETs P und dessen Sourceelektrode s an die Sourceelektrode S des Leistungs-MOSFETs P gekoppelt ist. Wie in Figur 1 dargestellt, ist ein Widerstand R1 zwischen den Übergangspunkten J1 und J2, das heißt, zwischen dem Widerstand RV und der Drainelektrode d des Transistors M3 gekoppelt.

Eine Zenerdiode ZD1 oder ein anderer geeigneter Nebenschlußregler kann zwischen dem mittleren Abzweigungspunkt des variablen Widerstandes RV und der Verbindungsleitung 6 gekoppelt sein, um den in der Referenzseite der Stromspiegelanordnung fließenden Strom I_1 zu stabilisieren, damit, solange die Eingangsspannung ausreichend hoch ist, der vorgegebene Strom von der Eingangsspannung unabhängig gemacht wird.

Bei Betrieb des in Figur 1 dargestellten, geschützten Schalters 1 führt der Leistungs-MOSFET P der Last L bei Anlegen geeigneter Spannungen an die erste und zweite Spannungsversorgungsleitung 2 und 3 und an die Steuerleitung 4 über Anschluß J1 einen Strom I_2 und damit Leistung zu. Die Abtastelektrode S1 gibt einen Strom I_3 ab, welcher für den Strom durch den hauptstromführenden Abschnitt M bezeichnend ist. Befindet

sich die Abtastelektrode S1 auf einem ähnlichen Potential wie die Sourceelektrode S des Leistungs-MOSFETs P, überschreitet das Verhältnis zwischen den Strömen I_2 und I_3 als grobe Näherung im allgemeinen geringfügig das Verhältnis zwischen der ersten großen Anzahl Sourcezellen in dem hauptstromführenden Abschnitt M und der zweiten großen Anzahl Sourcezellen in dem hilfs- bzw. abtaststromführenden Abschnitt SE (ist jedoch grundsätzlich mit diesem äquivalent), wobei davon ausgegangen wird, daß jede Sourcezelle den gleichen Strom führt. Liegt die Abtastelektrode S1 auf einem höheren Potential als die Sourceelektrode S, ist das Verhältnis zwischen den Strömen I_2 und I_3 gemäß den (prozeß-abhängigen) Bauelementcharakteristiken größer.

- 10 Der entlang der ersten Strombahn 5a der Stromspiegelanordnung 5 fließende, vorgegebene Strom I_1 wird zumindest zum Teil durch den Widerstand des variablen Widerstandselementes RV bestimmt und wird erfindungsgemäß von dem Strom zwischen Steueranschluß J1 und Verbindungsleitung 6 abgeleitet.

Während der Abtaststrom I_3 unterhalb des vorgegebenen Stromes I_1 liegt, bleibt die Spannung an der Gateelektrode des Steuertransistors M3 gering, und der Transistor M3 bleibt infolgedessen nichtleitend. Sollte der Strom durch den abtaststromführenden Abschnitt S jedoch den vorgegebenen Strom I_1 erreichen, steigt die Spannung an dem Gate des Steuertransistors M3, wodurch der Steuertransistor M3 leitend wird und so das Gate des Leistungs-MOSFETs P an dessen Sourceelektrode S gekoppelt und damit die Gateansteuerung reduziert wird, bis ein Gleichgewicht gefunden wird, bei welchem die reduzierte Gateansteuerung bewirkt, daß ein ausreichender Abtaststrom I_3 vorhanden ist, um die anhaltende Leitung des Steuertransistors M3 aufrechtzuerhalten. Der Widerstand R1 soll dazu beitragen, die Spannung an dem Drain des Transistors M1 zu stabilisieren, wenn der Transistor M3 leitend ist. Selbstverständlich ist es wichtig, daß ein Abfall der gesamten Verstärkung des geschützten Schalters mit der Frequenz erfolgt, bevor eine Phasenverschiebung bei der negativen Rückkopplung 180° erreicht, da sonst die Rückkopplung positiv werden könnte und Oszillationen entstehen könnten. Wie bereits bekannt, kann dieses durch Verwendung eines einzelnen dominierenden Poles in einer Stufe erreicht werden, um sicherzustellen, daß eine Hochfrequenzverstärkung bei lediglich einer 90° -Verschiebung des Rückführungssignales auf weniger als Eins abfällt. Im Falle des in Figur 1 dargestellten, geschützten Schalters bildet die hohe Eingangskapazität der Leistungshalbleiteranordnung P zusammen mit der begrenzten Treiberstärke gegenüber der Steuerelektrode G effektiv einen dominierenden Pol, so daß die Schaltung nicht oszilliert.

25
30

Mit dem in Figur 1 dargestellten, geschützten Schalter wird ein etwas höherer Verstärkungsfaktor erreicht, indem anstelle des in US-A-4 893 158 dargestellten, hochohmigen Abtastwiderstandes ein Stromabfall vorgesehen wird. Bei Betrieb dieses geschützten Schalters sollte die Spannung an der Drainelektrode d des zweiten Transistors M2, vorausgesetzt, daß der Transistor einen relativ breiten und relativ kurzen Leitungskanalbereich aufweist, wesentlich über dem Knick der I_{ds} - V_{ds} -Kennlinie liegen, so daß der Ausgangsstrom des Transistors M2 von dessen Drainspannung im wesentlichen unabhängig ist. Darüber hinaus ersetzt der in Figur 1 dargestellte, geschützte Schalter die in US-A-4 893 158 dargestellte Abtastwiderstandslast durch eine Stromabfall-Spiegelanordnung, deren Temperaturcharakteristiken unter anderem modifiziert werden können. Dadurch kann der Strom durch die Leistungshalbleiteranordnung so stabilisiert werden, daß ein, von dem Benutzer durch Anwendung einer geeigneten Vorspannung für die Stromspiegelanordnung ausgewählter, gewünschter Temperaturkoeffizient vorgesehen wird. Der stabilisierte Strom kann folglich je nach Wunsch, in Abhängigkeit der ausgewählten Vorspannung der Stromspiegelanordnung, einen positiven oder negativen Temperaturkoeffizienten aufweisen.

Der geschützte Schalter kann in integrierter Form vorgesehen werden, wobei ein oder mehrere Bauelemente als Leistungs-MOSFET P in dem gleichen Halbleiterkörper und ein oder mehrere Bauelemente eventuell auf der Oberseite einer Isolationsschicht, welche den Halbleiterkörper bedeckt, in welchem der Leistungs-MOSFET P vorgesehen ist, ausgebildet sind.

Die Figuren 2 und 3 zeigen mittels Grundriß bzw. Querschnitt diverser Teile eines Halbleiterkörpers 10, wie verschiedene Bauelemente, welche zur Ausbildung eines geschützten Schalters, wie zum Beispiel des in Figur 1 dargestellten, verwendet werden können, vorgesehen werden können.

Der Halbleiterkörper 10 weist in diesem Ausführungsbeispiel ein relativ stark dotiertes, n-leitendes Einkristall-Siliziumsubstrat 10a auf, auf welchem eine relativ schwach dotierte, n-leitende Silizium-Epitaxialschicht 10b vorgesehen ist, welche die erste Zone, im allgemeinen die Drain-Drift-Zone, des MOSFETs P bildet.

Figur 2 zeigt eine Draufsicht eines Teiles des Halbleiterkörpers 10, in welchem der hauptstromführende Abschnitt M und der abtaststromführende Abschnitt SE der Leistungshalbleiteranordnung P, in diesem Falle eines Leistungs-MOSFETs, ausgebildet sind. Zur deutlicheren Darstellung der Struktur des Leistungs-MOSFETs P wurde die Source-, Abtast- und Gateelektrodenmetallisierung in Figur 2 weggelassen. Wie aus Figur 2 klar

ersichtlich, weist der Leistungs-MOSFET P mehrere Sourcezellen 11 auf, welche unter Anwendung einer konventionellen DMÖS-Verfahrenstechnik ausgebildet werden. Figur 3a zeigt einen Querschnitt durch einen Teil einer Zelle 11 des MOSFETs P. Die Zelle 11 weist in Angrenzung an eine Hauptoberfläche 10c des Halbleiterkörpers 10 eine p-leitende Körperzone 14 auf, welche eine n-leitende Sourcezone 17 enthält und mit dieser unterhalb des isolierten Gates 18 des MOSFETs P einen Leitungskanalbereich 14b definiert. Wie dargestellt, kann die p-Körperzone 14 eine zentrale, relativ stark dotierte Zusatzzone 14a aufweisen, welche gegen die Sourceelektrode S kurzgeschlossen ist (entweder, wie dargestellt, durch einen, durch die Sourcezone 17 geätzten Graben oder durch Maskierung des Sourceimplantationsstoffes), um ein parasitäres Bipolarverhalten zu verhindern. Die Sourceelektrode S, die Abtastelektrode S1 (nicht dargestellt) und die Gateelektrode G (nicht dargestellt) werden durch Metallisierung ausgebildet, welche auf der Oberseite einer Isolations-
10 schicht 30 vorgesehen wird und die Sourcezonen 17 bzw. das isolierte Gate 18 über geeignete Kontaktlöcher kontaktiert. Die Drainelektrode D ist auf der anderen Hauptoberfläche
15 10d des Halbleiterkörpers 10 vorgesehen.

Der Leistungs-MOSFET P kann sich typischerweise aus vielen hundert oder tausend Sourcezellen 11 zusammensetzen. Der Rand 18a des isolierten Gates 12 kann sich, wie üblich, bis auf das umgebende Feldoxid (nicht dargestellt) erstrecken und es können, obgleich nicht dargestellt, konventionelle Randabschlüsse, wie zum Beispiel Kao-Ringe
20 und/oder Feldplatten, am Rand des Leistungs-MOSFETs P vorgesehen werden.

Der abtaststromführende Teil SE weist eine Anzahl, von dem hauptstromführenden Abschnitt M durch die Ausbildung der Metallisierung (in Figur 2 nicht dargestellt) getrennte Sourcezellen 11 auf, um die Sourceelektrode S und die Abtastelektrode S1 auszubilden. Die gestrichelten Linien x und y in Figur 2 sollen die jeweiligen benachbarten
25 Grenzflächen der Abtastelektrode S1 und der Sourceelektrode S darstellen. Obgleich in Figur 2 der abtaststromführende Abschnitt SE als aus neun Sourcezellen in einer Ecke des Leistungs-MOSFETs P vorgesehen dargestellt ist, kann die tatsächliche Anzahl Sourcezellen 11, welche den abtaststromführenden Abschnitt SE bilden, und die Positionierung des abtaststromführenden Abschnittes SE innerhalb des Leistungs-MOSFETs P eine andere
30 sein. Somit könnte der abtaststromführende Abschnitt SE durch eine einzelne, schmale Reihe aus Sourcezellen 11 gebildet werden, zu welchen die Abtastelektrode S1 durch Passieren einer nicht kontaktierten bzw. Leerzelle, welche keine Sourcezone aufweist und welche eine umgebende, periphere Schutzzone des Leistungs-MOSFETs P zum Teil überdek-

ken kann, Kontakt herstellt. Eine solche Anordnung kann sicherstellen, daß die Abtastsourcezellen 11 normalerweise auf zwei Seiten von Zellen des hauptstromführenden Abschnittes M umgeben sind, um eine bessere Anpassung hinsichtlich der Verfahrenstopografie und thermischen Umgebung zu gewährleisten.

- 5 Figur 3b zeigt einen lateralen NMOS-Transistor, zum Beispiel den in den Figuren 1, 2 und 3 dargestellten Transistor M1 mit einer Source- und Drainzone 19 und 20, welche in eine p-leitende, zweite Zone, welche in diesem Ausführungsbeispiel eine Isolations- bzw. Wannenzone 21 bildet, eindiffundiert sind, sowie mit einem darüberliegenden isolierten Gate 22 und einer auf der Isolationsschicht 30 ausgebildeten Source-, Gate- und
10 Drainelektrode 23, 24 und 25.

- Der Widerstand RZ kann als externes Bauelement vorgesehen werden oder könnte, wie in Figur 3c dargestellt, als Diffusionswiderstand ausgebildet sein. Der in Figur 3c dargestellte Widerstand besteht aus einer n-leitenden Zone 26 innerhalb einer p-leitenden Wannenzone, welche durch die gleiche Zone 21 dargestellt sein
15 kann. Eine Elektrode 27 verbindet die Wannenzone 21 mit einem Referenzpotential, im allgemeinen Masse, und es sind an jedem Ende der Zone 26 Widerstandselektroden 28a und 28b vorgesehen. Als weitere Möglichkeit könnte der Widerstand RZ, wie in Figur 3f dargestellt, als Dünnschichtwiderstand auf der Oberseite der Isolationsschicht 30, im allgemeinen über der Wannenzone 21, ausgebildet sein. Ein solcher Dünnschichtwiderstand
20 wird normalerweise durch eine n-leitende, dotierte, polykristalline Siliciumzone 35 gebildet, wobei die jeweiligen Elektroden 35a und 35b durch Öffnungen in der Isolationsschicht 34 Kontakt herstellen. In dem Fall, in welchem ein integrierter Widerstand den variablen Widerstand RZ bilden soll, wird die Widerstandsstruktur, wie in den Figuren 3c und 3f dargestellt, mit einem Abzweigpunkt bzw. einem Elektrodenanschluß T zur Kopplung an die
25 Zenerdiode ZD1 versehen. Es können ein oder mehrere weitere Abzweigpunkte (nicht dargestellt) vorgesehen werden, damit der Gesamtwiderstand des Widerstandselementes verändert werden kann. Es können, wenn gewünscht, ebenfalls Widerstandsstrukturen wie die in den Figuren 3c und 3f dargestellten verwendet werden, um den Widerstand einer Kopplung zwischen zwei Bauelementen abzustimmen. Solche Widerstände können zum Beispiel
30 eventuell mit den Transistoren M1, M2 und M3 zum Abgleich der jeweiligen Ströme in Reihe geschaltet werden, um besondere, gewünschte Schaltungscharakteristiken vorzusehen. Selbstverständlich können, wenn keine Veränderlichkeit des Widerstandes erforderlich ist, Abzweigpunkte weggelassen werden.



Figur 3d zeigt eine diffundierte Diode, zum Beispiel die Zenerdiode ZD1, welche aus einer relativ stark dotierten, p-leitenden Zone 29 besteht, in welcher eine n-leitende Zone 31 zusammen mit geeigneten Elektroden 29a und 31a, welche durch Kontaktlöcher in der Isolationsschicht 30 Kontakt herstellen, vorgesehen ist. Die Diode könnte, wie in Figur 3e dargestellt, alternativ als Dünnschichtdiode oder als eine Reihe aus solchen Dioden ausgebildet sein. Figur 3e zeigt eine Dünnschichtdiode mit einem pn-Übergang, welche aus entgegengesetzt dotierten Zonen 32 und 33 aus polykristallinem Silicium besteht, wobei die jeweiligen Elektroden 32a und 33a durch Öffnungen in einer Isolationsschicht 34 Kontakt herstellen.

Obgleich in einigen der oben beschriebenen Ausführungsbeispiele die Leistungshalbleiteranordnung als High-Side-Schalter (mit positiver Seite), das heißt, zwischen der Positivspannungsversorgungsleitung und der Last gekoppelt ist, in anderen dagegen als Low-Side-Schalter (mit negativer Seite), wobei die Leistungshalbleiteranordnung zwischen der negativeren (im allgemeinen Erde bzw. Masse) Spannungsversorgungsleitung und der Last gekoppelt ist, dargestellt ist, versteht es sich von selbst, daß jede der beschriebenen Schaltungen für beide Konfigurationen verwendet werden könnte.

Selbstverständlich können die oben angegebenen Leitfähigkeitstypen und Polaritäten umgekehrt und der Halbleiterkörper aus einem anderen Halbleitermaterial als Silicium, zum Beispiel Germanium, oder einer Kombination aus Halbleitermaterialien oder einem III-V-Halbleitermaterial ausgebildet werden. Darüber hinaus kann die Leistungshalbleiteranordnung durch eine andere als einen Leistungs-MOSFET, wie zum Beispiel durch einen IGBT durch Umkehr des Leitfähigkeitstyps der Zone 21 in Figur 3, selbstverständlich unter der Voraussetzung, daß Probleme bei inhärenten, parasitären Bipolaranordnungen verhindert werden können, vorgesehen sein. Ebenso kann die vorliegende Erfindung auf andere Leistungshalbleiteranordnungen, bei welchen der durch eine Abtastelektrode zugeführte Strom für diesen zwischen der ersten und zweiten Hauptelektrode der Leistungshalbleiteranordnung, zum Beispiel einer Leistungsbipolaranordnung, wie zum Beispiel eines Leistungsbipolartransistors, bezeichnend ist, angewandt werden.

Obgleich die obigen Ausführungsbeispiele bestimmte Bauelemente als von dem Halbleiterkörper als diffundierte Bauelemente getragene beschreiben, können von dem Halbleiterkörper andere Bauelemente als die Leistungshalbleiteranordnung durch Ausbildung derselben auf einer, über der Leistungshalbleiteranordnung vorgesehenen Isolationsschicht getragen werden und zum Beispiel durch amorphe oder polykristalline Halbleiter-

Dünnschichtbauelemente dargestellt sein. Selbstverständlich müssen die verschiedenen Bauelemente nicht unbedingt in die Leistungshalbleiteranordnung integriert sein, sondern können durch getrennte, diskrete Bauelemente dargestellt oder, von der Leistungshalbleiteranordnung getrennt, zusammen in einen separaten Halbleiterkörper integriert oder auf
5 einem separaten Substrat vorgesehen sein.

Bei Lesen der vorliegenden Offenbarung sind für Fachkundige weitere Modifikationen und Variationen naheliegend. Solche Modifikationen und Variationen können weitere Merkmale umfassen, welche auf diesem Gebiet bereits bekannt sind und welche anstelle der hier bereits beschriebenen Merkmale oder zusätzlich zu diesen verwendet wer-
10 den können.

Es wurde oben erwähnt, daß die Zeichnung Ausführungsbeispiele der Erfindung darstellt. Um Mißverständnisse zu vermeiden, wird weiterhin erklärt, daß die in den nachfolgenden Patentansprüchen technischen Merkmalen zugeordneten Bezugsziffern, welche sich auf Merkmale in der Zeichnung beziehen und zwischen Klammern gesetzt
15 sind, gemäß Regel 29(7) EPÜ zum alleinigen Zwecke der Vereinfachung des Patentanspruches unter Bezugnahme auf ein Ausführungsbeispiel eingefügt worden sind.

PATENTANSPRÜCHE

1. Geschützter Schalter (1), welcher eine Leistungshalbleiteranordnung (P), die eine erste (D) und zweite Hauptelektrode (S), um zwischen einer ersten und zweiten Spannungsversorgungsleitung (2 und 3) eine Last (L) zu koppeln, sowie eine, durch eine Steuer-
spannungsversorgungsleitung (4) an einen Steuereingangsanschluß (J1) gekoppelte Steuer-
5 elektrode (G) vorsieht, wobei die Leistungshalbleiteranordnung ebenfalls eine Abtastelektrode (S1) aufweist, um bei Betrieb der Leistungshalbleiteranordnung einen Strom (I_3) vorzusehen, welcher zwischen der ersten (D) und Abtastelektrode (S1) fließt und für den Strom (I_2), der zwischen der ersten (D) und zweiten (S) Hauptelektrode fließt, bezeichnend ist, eine Stromspiegelanordnung (5) mit einer ersten Strombahn (5a) zum Durchlaß eines
10 vorgegebenen Stromes (I_1) und einer zweiten Strombahn (5b) zur Spiegelung des vorgegebenen Stromes (I_1) sowie eine Steuerhalbleiteranordnung (M3) mit einer, zwischen der Steuerelektrode (G) und der zweiten Hauptelektrode (S) der Leistungshalbleiteranordnung gekoppelten ersten (d) und zweiten (s) Hauptelektrode aufweist, wobei eine Steuerelektrode (g) der Steuerhalbleiteranordnung (M3) und die Abtastelektrode (S1) der Leistungshalblei-
15 teranordnung (P) gemeinsam an die zweite Strombahn (5b) gekoppelt sind, um zu bewirken, daß, sobald der durch die Abtastelektrode vorgesehene Strom (I_3) die vorgegebene Stromstärke (I_1) erreicht, der Steuerhalbleiteranordnung (M3) Leitfähigkeit verliehen wird, um eine Leiterbahn zwischen der Steuerelektrode und der zweiten Hauptelektrode (G und S) der Leistungshalbleiteranordnung (P) vorzusehen, um die Spannung an der Steuerelektrode (G) zu reduzieren und den Strom (I_2) durch die Leistungshalbleiteranordnung (P) auf
20 diese Weise zu regeln, dadurch gekennzeichnet, daß die Stromspiegelanordnung (5) zwischen der Steuerspannungsversorgungsleitung (4) und einer Verbindungsleitung (6) geschaltet ist, wobei die erste Strombahn (5a) so gekoppelt ist, daß der vorgegebene Strom (I_1) von der Steuereingangsspannung, welche zwischen dem Steuereingangsanschluß (J1) und der Verbindungsleitung (6) über einen, die erste Strombahn (5a) mit dem Steuereingangsanschluß (J1) verbindenden Widerstand (RV) angelegt wird, abgeleitet wird, wobei die zweite Strombahn (5b) durch die Steuerhalbleiteranordnung (M3) an die Steuerelektrode (G) der Leistungshalbleiteranordnung (P) gekoppelt ist.

2. Geschützter Schalter nach Anspruch 1, wobei die erste Strombahn (5a) der Stromspiegelanordnung (5) die Strombahn zwischen der ersten (d) und zweiten (s) Hauptelektrode eines ersten Transistors (M1) und durch den Widerstand (RV) aufweist und die zweite Strombahn (5b) der Stromspiegelanordnung (5) die Strombahn zwischen der
5 ersten (d) und zweiten (s) Hauptelektrode eines zweiten Transistors (M2) vorsieht, wobei der erste und zweite Transistor (M1, M2) gekoppelte Steuerelektroden (g) aufweisen, der erste Transistor dabei diodengeschaltet ist.
3. Geschützter Schalter nach Anspruch 2, wobei die Abtastelektrode (S1) und die Steuerelektrode (g) der Steuerhalbleiteranordnung (M3) mit der gleichen ersten (d) und
10 zweiten (s) Hauptelektrode des zweiten Transistors (M2) unmittelbar verbunden sind.
4. Geschützter Schalter nach einem der vorangegangenen Ansprüche, wobei ein Nebenschlußregler (ZD1) zwischen einem Abgriff auf dem Widerstand (RV) und der Verbindungsleitung (6) gekoppelt ist, um den in der ersten Strombahn (5a) der Stromspiegelanordnung (5) fließenden Strom (I_1) zu stabilisieren.
- 15 5. Geschützter Schalter nach einem der vorangegangenen Ansprüche, wobei die Steuerhalbleiteranordnung (M3) und die Stromspiegelanordnung (5) von dem die Leistungshalbleiteranordnung (P) tragenden Halbleiterkörper (10) getragen werden.
6. Geschützter Schalter nach einem der vorangegangenen Ansprüche, wobei die Leistungshalbleiteranordnung (P) eine erste große Anzahl (M) Bauelementzellen (11),
20 welche zwischen der ersten (D) und zweiten (S) Hauptelektrode gekoppelt ist und eine kleinere, zweite große Anzahl (SE) ähnliche Bauelementzellen (11) aufweist, welche zwischen der Abtastelektrode (S1) und der ersten Hauptelektrode (D) der Leistungshalbleiteranordnung (P) parallelgeschaltet ist.
7. Geschützter Schalter nach einem der vorangegangenen Ansprüche, wobei
25 die Leistungshalbleiteranordnung (P) einen Leistungs-MOSFET aufweist.



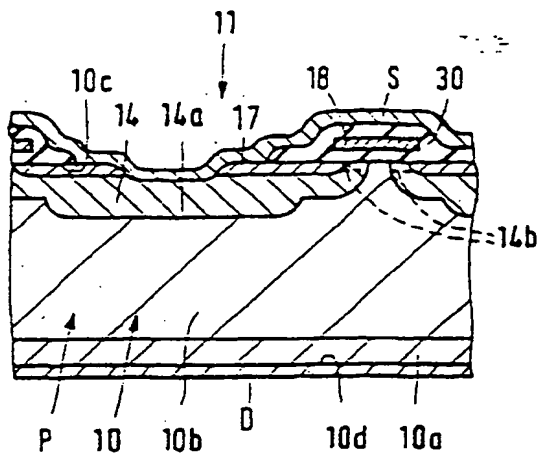


FIG. 3a

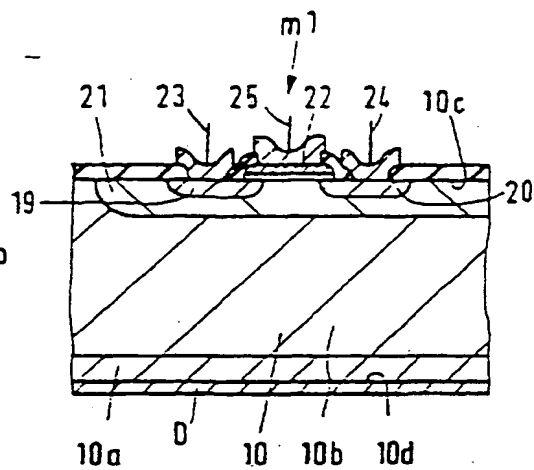


FIG. 3b

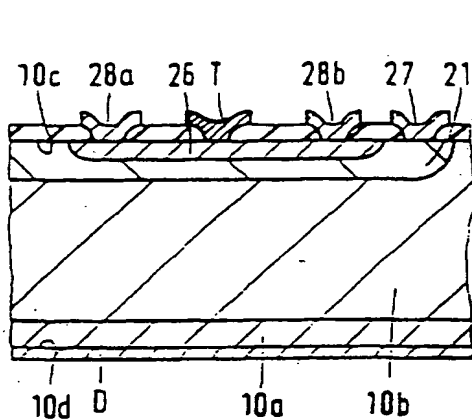


FIG. 3c

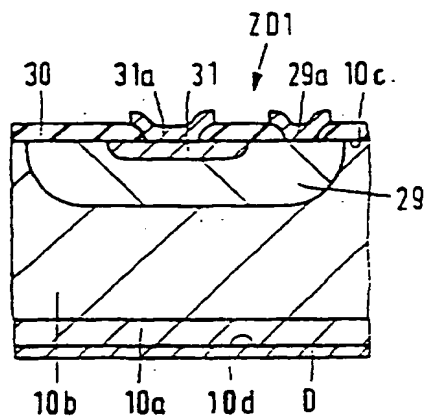


FIG. 3d

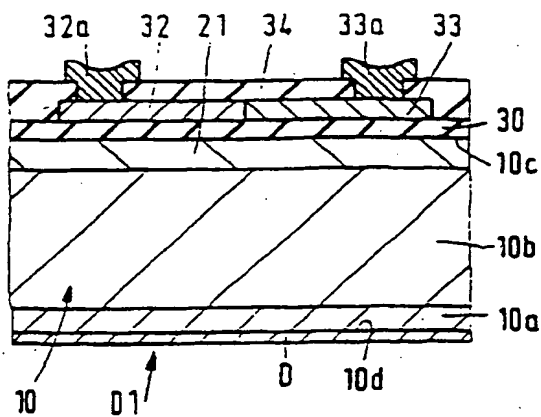


FIG. 3e

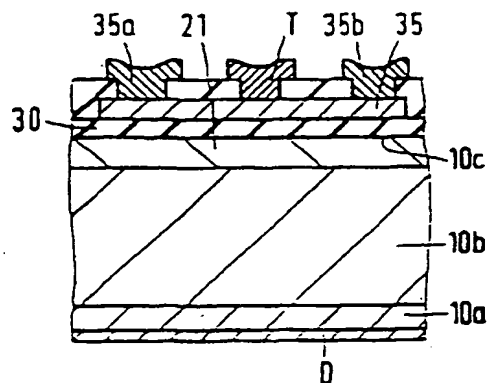


FIG. 3f

THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☐ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)